

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Hideki TAKASU

GAU: 2817

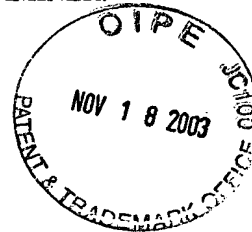
SERIAL NO: 10/634,887

EXAMINER:

FILED: August 6, 2003

FOR: MICROWAVE PHASE SHIFTER AND POWER AMPLIFIER

REQUEST FOR PRIORITY



COMMISSIONER FOR PATENTS
ALEXANDRIA, VIRGINIA 22313

SIR:

- ☒ Full benefit of the filing date of International Application Number PCT/JP03/00852, filed January 29, 2003, is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date(s) of U.S. Provisional Application(s) is claimed pursuant to the provisions of 35 U.S.C. §119(e): Application No. Date Filed
- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
Japan	2002-023487	January 31, 2002

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. filed
- ☐ were submitted to the International Bureau in PCT Application Number
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and
- ☐ (B) Application Serial No.(s)
- ☐ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.

Joseph A. Scafetta Jr.
Marvin J. Spivak

Registration No. 24,913

Joseph A. Scafetta, Jr.
Registration No. 26,803

Customer Number

22850

Tel. (703) 413-3000
Fax. (703) 413-2220
(OSMMN 05/03)

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 1 月 3 1 日
Date of Application:

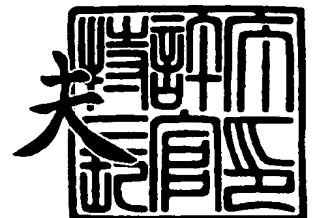
出 願 番 号 特 願 2 0 0 2 - 0 2 3 4 8 7
Application Number:
[ST. 10/C]: [J P 2 0 0 2 - 0 2 3 4 8 7]

出 願 人 株式会社東芝
Applicant(s):

2 0 0 3 年 7 月 3 0 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 4EB0190021

【提出日】 平成14年 1月31日

【あて先】 特許庁長官殿

【国際特許分類】 H01P 1/18

【発明の名称】 マイクロ波移相器

【請求項の数】 4

【発明者】

【住所又は居所】 神奈川県川崎市幸区小向東芝町 1 番地 株式会社東芝
小向工場内

【氏名】 高須 英樹

【特許出願人】

【識別番号】 000003078

【氏名又は名称】 株式会社 東芝

【代理人】

【識別番号】 100081732

【弁理士】

【氏名又は名称】 大胡 典夫

【選任した代理人】

【識別番号】 100075683

【弁理士】

【氏名又は名称】 竹花 喜久男

【選任した代理人】

【識別番号】 100084515

【弁理士】

【氏名又は名称】 宇治 弘

【手数料の表示】

【予納台帳番号】 009427

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0001435

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 マイクロ波移相器

【特許請求の範囲】

【請求項 1】 動作層が一部に形成された半絶縁性基板と、この半絶縁性基板の前記動作層上に形成された信号導体と、前記半絶縁性基板上の前記信号導体と同じ面に形成された接地導体と、前記信号導体にバイアス電圧を印加するバイアス電源とを具備したマイクロ波移相器。

【請求項 2】 接地導体は信号導体の一方の側だけに形成された請求項 1 記載のマイクロ波移相器。

【請求項 3】 動作層が形成された面と反対側に位置する半絶縁性基板の裏面に接地層が形成された請求項 1 記載のマイクロ波移相器。

【請求項 4】 信号導体に印加されるバイアス電圧は動作層に逆バイアスが加わる極性である請求項 1 記載のマイクロ波移相器。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は伝送する高周波信号に対し所定の移相量を与えるマイクロ波移相器に関する。

【0 0 0 2】

【従来の技術】

マイクロ波移相器は、マイクロ波やミリ波などの高周波信号に対して所定の移相量を与える回路で、通常、いくつかの伝送線路やスイッチ回路などを組み合わせて構成される。

【0 0 0 3】

ここで、従来のマイクロ波移相器について図 3 を参照して説明する。

【0 0 0 4】

マイクロ波信号が入力する入力端子 3 1 に第 1 スイッチ 3 2 が接続されている。第 1 スイッチ 3 2 は 2 つの出力端 A 1、A 2 を有し、出力端 A 1 に基準側伝送線路 3 3 が接続されている。出力端 A 2 には、基準側伝送線路 3 3 よりも通過位

相量が大きい遅延側伝送線路 34 が接続されている。基準側伝送線路 33 および遅延側伝送線路 34 は第 2 スイッチ 35 の入力端 B1、B2 に接続され、第 2 スイッチ 35 は出力端子 36 に接続されている。

【0005】

第 1 スイッチ 32 はスイッチ用半導体素子たとえば 4 個の FET 32a ~ 32d で構成され、第 2 スイッチ 35 はスイッチ用半導体素子たとえば 4 個の FET 35a ~ 35d で構成されている。

【0006】

上記した構成において、第 1 スイッチ 32 および第 2 スイッチ 35 の動作によって基準側伝送線路 33 と遅延側伝送線路 34 とが切り換えられる。

【0007】

たとえば FET 32a、32d、35a、35d のゲート電極に 0V のバイアス電圧を印加し、FET 32b、32c、35b、35c のゲート電極に -5V のバイアス電圧を印加する。このとき、マイクロ波信号は基準側伝送線路 33 を伝送し、遅延側伝送線路 34 には伝送しない。この場合、入力端子 31 から入力したマイクロ波信号は基準側伝送線路 33 の移相量に相当する位相遅れで出力端子 36 に出力する。

【0008】

一方、各 FET 32a ~ 32d、35a ~ 35d のゲート電極に、上記の場合と逆の関係のバイアス電圧を印加すると、入力端子 31 から入力したマイクロ波信号は遅延側伝送線路 34 を伝送し、遅延側伝送線路 34 の移相量に相当する位相遅れで出力端子 36 に出力する。

【0009】

上記したような基準側伝送線路 33 と遅延側伝送線路 34 との切り換えで、両者の位相差に相当する移相量をもつマイクロ波移相器が得られる。

【0010】

【発明が解決しようとする課題】

従来のマイクロ波移相器は、たとえば基準側伝送線路と遅延側伝送線路をスイッチで切り換え、両者の位相差に相当する移相量を得ている。

【0011】

このような構成のマイクロ波移相器は、基準側伝送線路と遅延側伝送線路を切り換えるためのスイッチが設けられている。スイッチを構成する場合、FETなどのスイッチ用素子を必要とし、回路構成が複雑化するという欠点がある。

【0012】

本発明は、上記した欠点を解決し、回路構成が簡単なマイクロ波移相器を提供することを目的とする。

【0013】

【課題を解決するための手段】

本発明のマイクロ波移相器は、動作層が一部に形成された半絶縁性基板と、この半絶縁性基板の前記動作層上に形成された信号導体と、前記半絶縁性基板上の前記信号導体と同じ面に形成された接地導体と、前記信号導体にバイアス電圧を印加するバイアス電源とを具備している。

【0014】

【発明の実施の形態】

本発明の実施形態について図1を参照して説明する。GaAsなどで形成された半絶縁性基板11の表面の一部に動作層12が形成され、裏面に金属の接地層13が形成されている。動作層12はたとえば不純物などをイオン注入して形成され、たとえば半絶縁性基板11の長手方向に設けられている。この動作層12に沿って、半絶縁性基板11上に信号導体たとえばストリップ導体14が形成されている。また、ストリップ導体14が形成された面と同じ半絶縁性基板11上の面に接地導体15が形成されている。接地導体15はストリップ導体14の一方の側たとえば図示右側に、ストリップ導体14に近接して設けられている。そして、ストリップ導体14にバイアス電源16が接続されている。

【0015】

上記の構成において、接地層13および接地導体15は接地され、また、バイアス電源16からストリップ導体14に負のバイアス電圧 V_p を印加し、動作層12に逆バイアスがかかるように設定する。このとき、動作層12に空乏層が形成され、等価的に容量が接続された形になる。また、空乏層が形成する容量の値

はバイアス電圧の関数となって変化する。

【0016】

ここで、上記したマイクロ波移相器の単位長当たりの等価回路を図2に示す。半絶縁性基板11に形成されたストリップ導体14および接地導体15は、近接効果を利用したマイクロプレーナストリップ線路を構成し、一般に、インダクタンス l およびキャパシタンス c が接続された回路で示される。そして、キャパシタンス c と並列に空乏層のキャパシタンス c_1 が接続された回路になる。

【0017】

この場合、マイクロプレーナストリップ線路の特性インピーダンスは(1)式で決定される。

$$Z_0 = \sqrt{l / (c + c_1)} \cdots (1)$$

また、線路長 L を伝搬する位相 θ は(2)式で与えられる。

$$\theta = \beta L = \omega \sqrt{l / (c + c_1)} \times L \cdots (2)$$

(2)式から、ストリップ導体14に印加するバイアス電圧 V_p を変化させれば、空乏層の容量値 c_1 が変化しその伝搬位相 θ が変化する。

【0018】

たとえばバイアス電圧 V_p が0Vのときを基準位相(θ_1)とし、バイアス電圧 V_p が v のときの位相を θ_2 とすると、 $\Delta\theta = \theta_2 - \theta_1$ となり、移相量が $\Delta\theta$ の移相器として動作する。

【0019】

上記した構成によれば、スイッチ回路が必要でなくなり、伝送線路のみで構成できるため回路構成が簡単になる。また、バイアス電圧 V_p の大きさを連続的に変化させ、あるいは階段状に変化させれば、移相量が連続的に変化するアナログ的移相器や移相量が階段状に変化するデジタル的移相器に構成できる。

【0020】

上記の実施形態では、半絶縁性基板11の裏面に接地層13を形成している。この場合、接地層13を利用して半田付けなどが可能となり、パッケージへの実装が容易に行える。

【0021】

【発明の効果】

本発明によれば簡単な構成のマイクロ波移相器を実現できる。

【図面の簡単な説明】**【図 1】**

本発明の実施形態を説明するための概略の構造図である。

【図 2】

本発明の実施形態を説明するための等価回路図である。

【図 3】

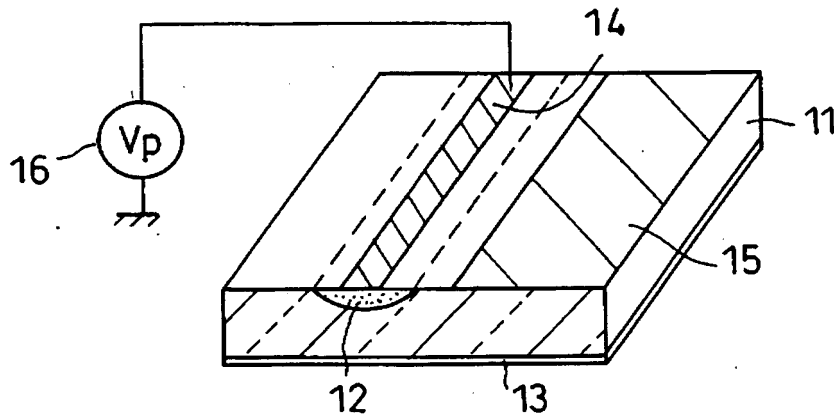
従来例を説明するための回路構成図である。

【符号の説明】

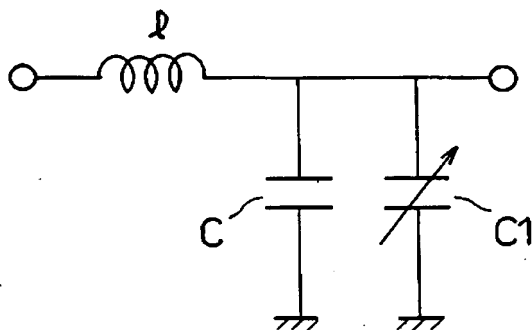
- 1 1…半絶縁性基板
- 1 2…動作層
- 1 3…接地層
- 1 4…ストリップ導体
- 1 5…接地導体
- 1 6…バイアス電源

【書類名】 図面

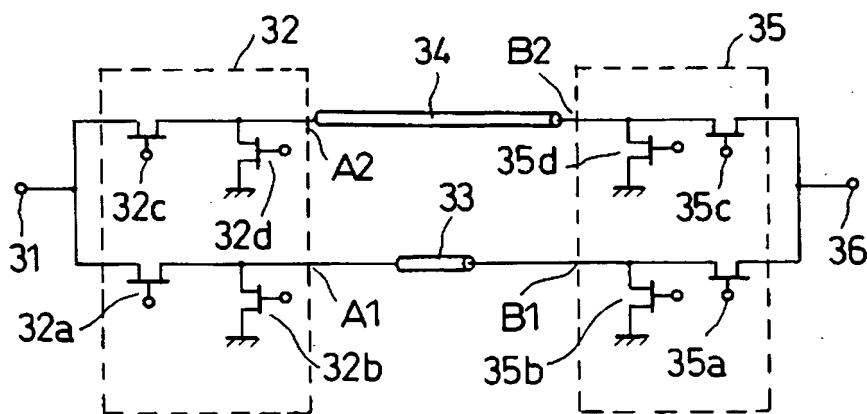
【図 1】



【図 2】



【図 3】



【書類名】 要約書

【要約】

【課題】 回路構成が簡単なマイクロ波移相器を提供すること。

【解決手段】 動作層 12 が一部に形成された半絶縁性基板 11 と、この半絶縁性基板 11 の動作層 12 上に形成されたストリップ導体 14 と、半絶縁性基板 11 上のストリップ導体 14 と同じ面に形成された接地導体 15 と、ストリップ導体 14 にバイアス電圧を印加するバイアス電源 16 とを具備している。

【選択図】 図 1

特願2002-023487

出願人履歴情報

識別番号

[000003078]

1. 変更年月日

2001年 7月 2日

[変更理由]

住所変更

住 所

東京都港区芝浦一丁目1番1号

氏 名

株式会社東芝